

3. Изучение программы моделирования Logisim

3.1. Цель работы

Изучить общие принципы работы с системой моделирования Logisim.

3.2. Рекомендуемая литература

1. Logisim: Документация // Официальный сайт Logisim.
URL: <http://www.cburch.com/logisim/ru/docs.html>

3.3. Теоретическая справка

Справка написана для версии программы из репозитория ОС Debian Linux, используемой в лабораториях кафедры.

3.3.1. Запуск системы Logisim

Программа Logisim запускается через пункт главного меню «Logisim» либо соответствующей командой в терминале.

Команда для вызова Logisim

```
user@host: [~]$ logisim
```

3.4. Порядок выполнения задания

Задание выполняется каждым учащимся индивидуально. Результаты заданий лабораторного практикума и соответствующих заданий практикума должны совпадать.

Отчёт формируется в электронном виде в формате PDF и отправляется на электронную почту преподавателя.

3.4.1. Построение простейшей схемы «Логическое И»

Построить простейшую схему, состоящую из двух входов, элемента «Логическое И» (AND) и выхода (рис. 3.1). Научиться смотреть таблицу истинности схемы. При выполнении задания рекомендуется использовать встроенную справку Logisim раздел «Пособие начинающего».

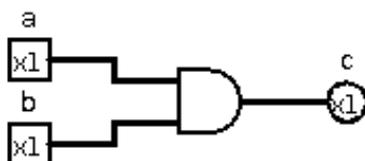


Рис. 3.1. Схема «Логическое И»

1. Разместить на холсте два входных контакта (квадратные), выходной контакт (круглый) и логический элемент AND по образцу рис. 3.1. Эти элементы вынесены на панель инструментов программы. В свойствах контактов задать их имена (метки) по образцу рис. 3.1.

2. Используя инструмент «Рука» из панели инструментов, изменять значения входных контактов и следить, как меняется значение на выходном контакте. Сравнить с таблицей истинности элемента AND.

3. Просмотреть таблицу истинности построенной схемы, используя пункт главного меню «Проект» – «Анализировать схему» – вкладка «Таблица». Сверить с таблицей из пособия.

3.4.2. Построение одноразрядного полусумматора

Построить одноразрядный полусумматор на основе базовых логических элементов и на основе элементов XOR (рис. 3.2), используя один набор входов для обеих схем. Научиться использовать тоннели.

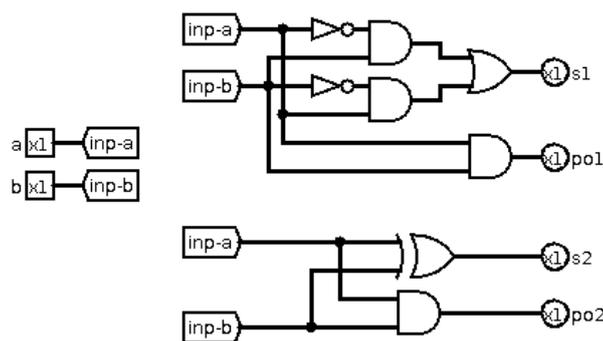


Рис. 3.2. Варианты схемы одноразрядного полусумматора

1. Построить схему по образцу рис. 3.2. В свойствах контактов задать соответствующие метки. Входные контакты подключить к тоннелям («Проводка» — «Тоннель»). Направление и метка тоннеля и задаются в его свойствах.

2. Используя инструмент «Рука» из панели инструментов, изменять значения входных контактов и следить, как меняется значение на выходных контактах. Убедиться, что контакты «s1»/«s2» и «po1»/«po2» показывают равные значения. Сравнить с таблицей истинности одноразрядного полусумматора.

3. Просмотреть таблицу истинности построенной схемы, используя пункт главного меню «Проект» – «Анализировать схему» – вкладка «Таблица». При появлении предупреждения «Выражение неопределено» нажать кнопку «ОК». Сверить с таблицей из пособия.

3.4.3. Построение линии задержки и блоков ввода и вывода

Построить линию задержки на одноразрядных регистрах (рис. 3.3). Научиться создавать входной сдвиговый регистр для записи в него начальных значений и выходной сдвиговый регистр для просмотра результата.

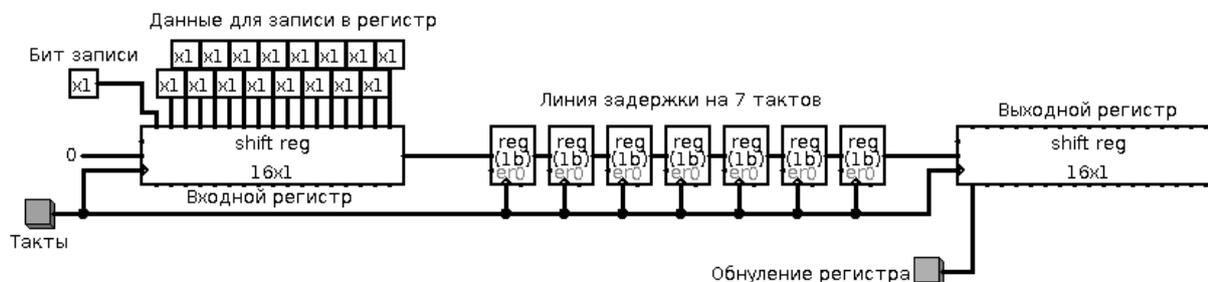


Рис. 3.3. Схема линии задержки на 7 тактов

1. Построить схему по образцу рис. 3.3. Входной и выходной регистры должны иметь разрядность («Биты данных»), равную 1, и длину («Количество ступеней») 16. В свойствах регистров, формирующих линию задержки, указать разрядность («Биты данных»), равную 1. На центральный западный вход входного сдвигового регистра подать однобитовую константу «0». «Бит записи» исходно должен быть равен 0.

2. Используя инструмент «Рука» из панели инструментов, задать начальные данные для записи во входной регистр.

3. Установить «Бит записи» в «1». Затем однократно нажать кнопку «Такты». Убедиться, что входной регистр проинициализировался. Установить «Бит записи» в «0».

4. Последовательным нажатием кнопки «Такты» передавать биты из входного регистра в линию задержки и далее в выходной регистр. Убедиться, что линия действительно вносит задержку в 7 тактов.

5. Обнулить выходной регистр нажатием соответствующей кнопки.

3.4.4. Построение линии задержки с внесением помехи

Построить линию задержки с внесением помехи (рис. 3.4).

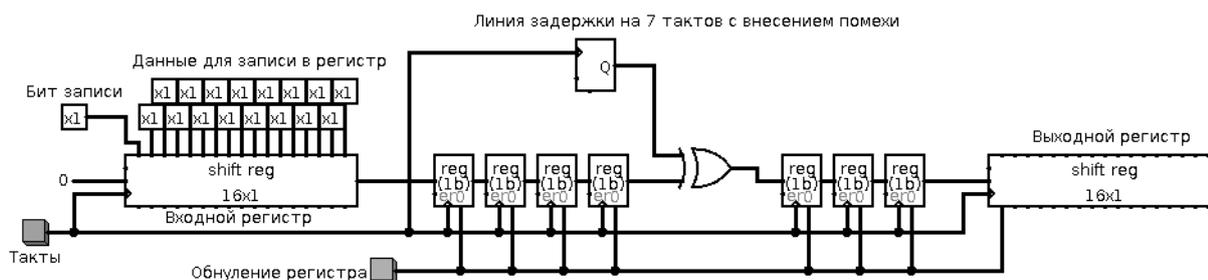


Рис. 3.4. Схема линии задержки на 7 тактов с внесением помехи

1. Построить схему по образцу рис. 3.4. Генератор случайных чисел, играющий роль источника помех, должен иметь разрядность, равную 1. Стоит отметить, что такая схема аналогична двоичному симметричному каналу с вероятностью битовой ошибки 0,5.

2. Используя инструмент «Рука» из панели инструментов, задать начальные данные для записи во входной регистр.

3. Установить «Бит записи» в «1». Затем однократно нажать кнопку «Такты». Убедиться, что входной регистр проинициализировался. Установить «Бит записи» в «0».

4. Последовательным нажатием кнопки «Такты» передавать биты из входного регистра в линию задержки и далее в выходной регистр (всего 23 такта). Сравнить полученный результат с исходными данными.

5. Обнулить выходной регистр и регистры линии задержки нажатием соответствующей кнопки.

3.5. Порядок защиты практической работы

Защита работы может осуществляться одним из нижеперечисленных способов или их сочетанием на усмотрение преподавателя.

1. Устный ответ по теме работы.
2. Тестирование по теме работы
3. Задача по теме работы.
4. Иные варианты на усмотрение преподавателя.