

## 9. Построение цифрового скремблера/дескремблера в симуляторе Scilab/Xcos

### 9.1. Цель работы

Научиться строить схемы скремблеров/дескремблеров разных типов в симуляторе Scilab/Xcos.

### 9.2. Рекомендуемая литература

1. Скремблер [электронный ресурс] // Википедия : [сайт]  
URL: <https://ru.wikipedia.org/wiki/Скремблер>.
2. Скремблеры [электронный ресурс] // CIT Forum : [сайт]  
URL: [http://citforum.ru/internet/infsecure/its2000\\_15.shtml](http://citforum.ru/internet/infsecure/its2000_15.shtml)
3. Справка Scilab // Официальный сайт Scilab.  
URL: [https://help.scilab.org/docs/5.5.1/ru\\_RU/index.html](https://help.scilab.org/docs/5.5.1/ru_RU/index.html)
4. Чингаева, А. М. Визуальное моделирование в Scilab: Xcos. / А. М. Чингаева. — Самара : ПГУТИ. 2012.

### 9.3. Порядок выполнения задания

Задание выполняется каждым учащимся индивидуально. По результатам выполнения работы должен быть сформирован отчет.

Отчёт формируется в электронном виде в формате PDF.

#### 9.3.1. Самосинхронизирующиеся скремблеры

1. Выбрать из табл. 7.1 исходные данные для расчета.
2. Для заданных параметров (длина регистра  $L^{[ss]}$  и разряды регистра  $R_1^{[ss]}$  и  $R_2^{[ss]} = L^{[ss]}$ , охваченные обратной связью) построить в симуляторе Xcos схемы самосинхронизирующегося скремблера и соответствующего ему дескремблера. В качестве ячеек регистра использовать элемент REGISTER (Системы с дискретным временем) длиной 1 с начальным значением 0.
3. На вход скремблера подключить генератор случайных бит (рис. 6.2). Выход скремблера подключить на вход дескремблера. Выходы генератора случайных бит, скремблера и дескремблера подключить к многовходовому осциллографу CMSCOPE.
4. Задать параметры тактовых генераторов и блока завершения симуляции ENDBLK так, чтобы в результате были построены графики исходного сигнала, скремблированного сигнала и дескремблированного сигнала на длительности 24 тактов. Осциллограф должен фиксировать отсчеты каждые 0,01 такта.
5. Запустить моделирование.

6. Экспортировать для отчета схему устройства и график. «Файл» — «Экспортировать».

7. Сравнить результат дескремблирования с исходной информационной комбинацией. Сделать выводы по полученным результатам.

### **9.3.2. Аддитивные скремблеры**

1. Выбрать из табл. 7.1 исходные данные для расчета.

2. Для заданного неприводимого полинома  $P_2^{[add]}$  построить в симуляторе Xcos схему аддитивного скремблера и соответствующего ему дескремблера. В качестве ячеек регистра использовать элемент REGISTER (Системы с дискретным временем) длиной 1 с соответствующими начальными значениями.

3. На вход скремблера подключить генератор случайных бит (рис. 6.2). Выход скремблера подключить на вход дескремблера. Выходы генератора случайных бит, скремблера и дескремблера подключить к многоходовому осциллографу CMSCOPE. Для синхронизации (задержки подачи тактов) на схему дескремблера использовать параметр Offset тактового генератора дескремблера.

4. Задать параметры тактовых генераторов и блока завершения симуляции ENDBLK так, чтобы в результате были построены графики исходного сигнала, скремблированного сигнала и дескремблированного сигнала на длительности 24 тактов. Осциллограф должен фиксировать отсчеты каждые 0,01 такта.

5. Запустить моделирование.

6. Экспортировать для отчета схему устройства и график. «Файл» — «Экспортировать».

7. Сравнить результат дескремблирования с исходной информационной комбинацией. Сделать выводы по полученным результатам.

## **9.4. Порядок защиты практической работы**

Защита работы может осуществляться одним из нижеперечисленных способов или их сочетанием на усмотрение преподавателя.

1. Устный ответ по теме работы.

2. Тестирование по теме работы

3. Задача по теме работы.

4. Иные варианты на усмотрение преподавателя.